

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2004 EPO. All rts. reserv.

9542184

Basic Patent (No,Kind,Date): JP 2257553 A2 901018 <No. of Patents: 002>

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 2257553	A2	901018	JP 8976607	A	890330	(BASIC)
JP 2759483	B2	980528	JP 8976607	A	890330	

Priority Data (No,Kind,Date):

JP 8976607 A 890330

PATENT FAMILY:

JAPAN (JP)

Patent (No,Kind,Date): JP 2257553 A2 901018

DRIVING METHOD FOR IMAGE FORMING DEVICE (English)

Patent Assignee: CANON KK

Author (Inventor): SUZUKI HIDETOSHI; KANEKO TETSUYA; ONO HARUTO;

NOMURA ICHIRO; TAKIMOTO KIYOSHI; TSUKAMOTO TAKEO; UDA YOSHIMI

Priority (No,Kind,Date): JP 8976607 A 890330

Applic (No,Kind,Date): JP 8976607 A 890330

IPC: * H01J-031/15; G09G-003/30

Derwent WPI Acc No: ; G 90-357606

JAPIO Reference No: ; 150003E000051

Language of Document: Japanese

Patent (No,Kind,Date): JP 2759483 B2 980528

Patent Assignee: CANON KK

Author (Inventor): SUZUKI HIDETOSHI; KANEKO TETSUYA; ONO HARUTO;

NOMURA ICHIRO; TAKIMOTO KYOSHI; TSUKAMOTO TAKEO; UDA YOSHIMI

Priority (No,Kind,Date): JP 8976607 A 890330

Applic (No,Kind,Date): JP 8976607 A 890330

IPC: * G09G-003/22

Language of Document: Japanese

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2759483号

(45) 発行日 平成10年(1998) 5月28日

(24) 登録日 平成10年(1998) 3月20日

(51) Int.Cl.*
G 0 9 G 3/22

識別記号

F I
G 0 9 G 3/22

請求項の数10(全 13 頁)

(21) 出願番号 特願平1-76607
(22) 出願日 平成1年(1989) 3月30日
(65) 公開番号 特開平2-257553
(43) 公開日 平成2年(1990) 10月18日
審査請求日 平成7年(1995) 2月27日

(73) 特許権者 999999999
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72) 発明者 鎌 英俊
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
(72) 発明者 金子 哲也
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
(72) 発明者 小野 治人
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
(74) 代理人 弁理士 豊田 善雄
審査官 奥村 元宏

最終頁に続く

(54) 【発明の名称】 画像形成装置の駆動方法

1

(57) 【特許請求の範囲】

【請求項1】複数の電子放出素子が結線されたマルチ電子ビーム源と、前記マルチ電子ビーム源から放出される電子ビームの照射により画像形成するターゲットと、前記ターゲットへの電子ビームの照射量を制御する複数の変調電極とを具備する画像形成装置の駆動方法において、前記変調電極の各々への印加電圧のパルス幅を、前記複数の電子放出素子各々に印加される電圧のばらつきに基づき該電子放出素子各々からの放出電子ビーム量のばらつきを補償するように制御することを特徴とする画像形成装置の駆動方法。

【請求項2】前記マルチ電子ビーム源は、複数の電子放出素子を電気的に並列接続したライン状電子源であることを特徴とする請求項1に記載の画像形成装置の駆動方法。

2

【請求項3】前記ライン状電子源が、複数ライン配列されていることを特徴とする請求項2に記載の画像形成装置の駆動方法。

【請求項4】前記ライン状電子源の複数ラインと前記複数の変調電極とがXYマトリクスを構成していることを特徴とする請求項3に記載の画像形成装置の駆動方法。

【請求項5】前記変調電極の各々へ印加される電圧パルスは、前記補償のための電圧パルスと変調信号に基づく電圧パルスとを含むことを特徴とする請求項1～4のい

ずれかに記載の画像形成装置の駆動方法。
【請求項6】前記補償のための電圧パルスは、前記マルチ電子ビーム源への給電手段の接続端から遠い電子放出素子に対応する前記変調電極程、より長いパルス幅の電圧パルスとなることを特徴とする請求項5に記載の画像形成装置の駆動方法。

【請求項7】前記マルチ電子ビーム源への給電手段が、複数の電子放出素子を電気的に並列接続したライン状電子源の一端から正電圧、他端から負電圧を印加する給電手段であって、前記補償のための電圧パルスは、前記ライン状電子源の両端の電子放出素子よりも中央付近の電子放出素子に対応する前記変調電極程、より長いパルス幅の電圧パルスとなることを特徴とする請求項5に記載の画像形成装置の駆動方法。

【請求項8】前記マルチ電子ビーム源への給電手段が、複数の電子放出素子を電気的に並列接続したライン状電子源の一端に正電圧と負電圧を印加する給電手段であって、前記補償のための電圧パルスは、係る一端に近い電子放出素子よりも遠い電子放出素子に対応する前記変調電極程、より長いパルス幅の電圧パルスとなることを特徴とする請求項5に記載の画像形成装置の駆動方法。

【請求項9】前記ターゲットは、蛍光体であることを特徴とする請求項1～8のいずれかに記載の画像形成装置の駆動方法。

【請求項10】前記蛍光体は、赤、緑、青の蛍光体有することを特徴とする請求項9に記載の画像形成装置の駆動方法。

【発明の詳細な説明】

【産業上の利用分野】

本発明は、多数の電子放出素子と、前記多数の電子放出素子から放出される電子ビーム群を変調するためのグリッド電極とを備えた画像形成装置の駆動方法に関する。

【従来の技術】

従来、簡単な構造で電子の放出が得られる素子として、例えば、エム アイ エリンソン (M.I. Elinson) 等によって発表された陰極素子が知られている。【ラジオ エンジニアリング エレクトロン フィジックス (Radio Eng. Electron. Phys.) 第10巻、1290～1296頁、1965年】

この種の電子放出素子としては、前記エリンソン等により開発された SnO_2 (Sb) 薄膜を用いたもの、 Al_2O_3 薄膜によるもの【ジー・ディトマー “スイン ソリッド フィルムス” (G. Dittmer: “Thin Solid Films”), 9巻、317頁、(1972年)】、ITO 薄膜によるもの【エム ハートウェル アンド シー ジー フォンスタッデ “アイ イー イー イー トランス” イー ディー コンフ (M. Hartwell and C.G. Fonstad: “IEEE Trans. ED Conf.”) 519頁、(1975年)】、カーボン薄膜によるもの【荒木久他: “真空”, 第26巻、第1号、22頁、(1983年)】などが報告されている。

また、上記以外にも、薄膜熱カソードやMIM形放出素子等の有望な電子放出素子が数多く報告されている。

これらは、成膜技術やフォトリソグラフィ技術の急速な進歩とあわせて、基板上に多数の素子を形成することが可能となりつつあり、マルチ電子ビーム源とし

て、蛍光表示管、平板型CRT、電子ビーム描画装置等の各種画像形成装置への応用が期待されるところである。

【発明が解決しようとする課題】

ところで、これらの素子を画像形成装置に応用する場合、一般には、基板上に多数の素子を配列形成し、各素子間を薄膜もしくは厚膜の電極で電気的に配線し、マルチ電子ビーム源として用いるが、配線抵抗で生じる電圧降下のために、各素子毎に印加される電圧がばらついてしまうという現象が起きる。その結果、各放出素子から放出される電子ビームの電流量にばらつきが生じ、形成される画像に輝度（濃度）むらが起きるという問題が発生していた。

第11図及び第12図は、この問題をより詳しく説明するための図で、両図とも(a)は電子放出素子と配線抵抗及び電源を含む等価回路図であり、(b)は各電子放出素子の正極と負極の電位を示す図、また(c)は各素子の正負極間に印加される電圧を示す図である。第11図

(a)は、並列接続されたN個の電子放出素子 $D_1 \sim D_N$ と電源 V_k とを接続した回路を示すもので、電源の正極と素子 D_1 の正極を、また電源の負極と素子 D_N の負極を接続したものである。また、各素子を並列に結ぶ共通配線は、図に示すように隣接する素子間で r の抵抗値を有するものとする。(画像形成装置では、電子ビームのターゲットとなる画素は、通常等ピッチで配列されている。従って、電子放出素子も空間的に等間隔をもって配列されており、これらを結ぶ配線は幅や膜厚が製造上ばらつかない限り、素子間で等しい抵抗値を有する。)

また、全ての電子放出素子 $D_1 \sim D_N$ は、ほぼ等しい抵抗値 R_d を各々有するものとする。

前記第11図(a)の回路図に於て、各素子の正極及び負極の電位を示したのが第11図(b)である。図の横軸は、 $D_1 \sim D_N$ の素子番号を示し、縦軸は電位を示す。●印は各素子の正極電位、■印は負極電位を表わしており、電位分布の傾向を見易くするため、便宜的に●印(■印)を実線で結んでいる。

本図から明らかなように、配線抵抗 r による電圧降下は、一様に起こるわけではなく、正極側の場合は、素子 D_1 に近い程急峻であり、逆に負極側では、素子 D_N に近い程急峻になっている。これは、正極側では D_1 に近い程、配線抵抗 r を流れる電流が大きく、また負極側では D_N に近い程、大きな電流が流れるためである。

これから、各素子の正負極間に印加される電圧をプロットしたのが第11図(c)である。図の横軸は、 $D_1 \sim D_N$ の素子番号、縦軸は印加電圧を各々示し、第11図(b)と同様傾向を見易くするために便宜的に

◎

を実線で結んでいる。

本図から明らかなように、第11図(a)のような回路の場合には、両端の素子(D_1 及び D_N)に近い程大きな電

圧が印加され、中央部付近の素子では印加電圧が小さくなる。

従って、各電子放出素子から放出される電子ビームは、両端の素子程ビーム電流が大きくなり、画像形成装置に応用した場合、極めて不都合である。(例えば、両端に近い部分の画像は濃度が濃く、中央部付近の濃度は淡くなってしまふ。)

一方、第12図に示すのは、並列接続された素子列の片側(本図では素子 D_1 側)に電源の正負極を接続した場合である。この様な回路の場合には、同図(b)に示すように、正極側、負極側とも D_1 に近い程配線抵抗 r による電圧降下が大きくなる。

従って、各素子に印加される電圧は、同図(c)に示すように、 D_1 に近い程大きなものとなり、画像形成装置として応用するには極めて不都合である。

以上、二つの例で示したような素子毎の印加電圧のばらつきの程度は、並列接続される素子の総数 N や、素子抵抗 R_d と配線抵抗 r の比($=R_d/r$)、あるいは電源の接続位置により異なるが、一般には N が大きい程、 R_d/r が小さい程、ばらつきは顕著となり、また前記第11図より第12図の接続方法のほうが、素子に印加される電圧のばらつきが大きい。例えば、第11図の接続法で素子抵抗 $R_d=1k\Omega$ 、 $r=10m\Omega$ の場合、 $N=100$ であれば印加電圧の最も大きな素子と最も小さな素子と比較すると、 $V_{max}:V_{min}=102:100$ 程度であるが、 $N=1000$ であれば、 $V_{max}:V_{min}=472:100$ とばらつきの割合は大きくなる。

また、 $N=1000$ 、 $R_d=1k\Omega$ 、 $r=1m\Omega$ の配線抵抗の場合には、 $V_{max}:V_{min}=127:100$ 程度であるが、配線抵抗を $r=10m\Omega$ とすると、 $V_{max}:V_{min}=472:100$ 程度というようにばらつきの程度は大きくなる。

以上説明したように、特性の等しい電子放出素子を複数個並列に接続した場合には、配線抵抗により生ずる電圧降下のため、各素子に実効的に印加される電圧は、素子毎にばらついてしまい、電子ビームの放出量が不均一となり、画像形成装置として応用する場合に不都合であった。

特に、画素数の多い(N の大きい)大容量表示装置を実現しようとする場合には、上記ばらつきの割合は顕著となり、画像の濃度むらが大きな問題となっていた。

〔課題を解決するための手段及び作用〕

以上の問題点解決のため本発明は、複数の電子放出素子が結線されたマルチ電子ビーム源と、前記マルチ電子ビーム源から放出される電子ビームの照射により画像形成するターゲットと、前記ターゲットへの電子ビームの照射量を制御する複数の変調電極とを具備する画像形成装置の駆動方法において、前記変調電極の各々への印加電圧のバース幅を、前記複数の電子放出素子各々に印加される電圧のばらつきに基づく該電子放出素子各々からの放出電子ビーム量のばらつきを補償するように制御することを特徴とする。

上記本発明は、さらにその特徴として、

前記マルチ電子ビーム源は、複数の電子放出素子を電氣的に並列接続したライン状電子源であること、

前記ライン状電子源が、複数ライン配列されていること、

前記ライン状電子源の複数ラインと前記複数の変調電極とがXYマトリクスを構成していること、

前記変調電極の各々へ印加される電圧パルスは、前記補償のための電圧パルスと変調信号に基づく電圧パルスを含むこと、

前記補償のための電圧パルスは、前記マルチ電子ビーム源への給電手段の接続端から遠い電子放出素子に対応する前記変調電極程、より長いパルス幅の電圧パルスとなること、

前記マルチ電子ビーム源への給電手段が、複数の電子放出素子を電氣的に並列接続したライン状電子源の一端から正電圧、他端から負電圧を印加する給電手段であって、前記補償のための電圧パルスは、前記ライン状電子源の両端の電子放出素子よりも中央付近の電子放出素子に対応する前記変調電極程、より長いパルス幅の電圧パルスとなること、

前記マルチ電子ビーム源への給電手段が、複数の電子放出素子を電氣的に並列接続したライン状電子源の一端に正電圧と負電圧を印加する給電手段であって、前記補償のための電圧パルスは、係る一端に近い電子放出素子よりも遠い電子放出素子に対応する前記変調電極程、より長いパルス幅の電圧パルスとなること、

前記ターゲットは、蛍光体であること、

前記蛍光体は、赤、緑、青の蛍光体を有すること、

をを含むものである。

本発明によれば、画像データに基づいて等しいビーム電流をターゲットに照射すべき複数の電子放出素子において、例えば夫々の電子放出素子に印加される電圧のばらつきに基づく電子ビーム量のばらつきが発生しても、変調電極(変調グリッド)に印加する電圧のパルス幅を制御することでこのばらつきを補償でき、ターゲットに到達するビーム電流を均一にすることができる。

すなわち、電子放出素子が前記第11図のような配線の場合には、変調グリッドへの前記補償のための印加電圧を、両端の電子放出素子よりも中央付近の電子放出素子に対応する変調グリッド程より長いパルス幅の電圧パルスとし、また、前記第12図のような配線の場合には、給電側から遠い電子放出素子に対応する変調グリッド程より長いパルス幅の電圧パルスとなるように制御するものである。

〔実施例〕

以下、本発明を実施例にて説明する。

第1図～第7図は、本発明の一実施例を表わすものである。

以下、本実施例での装置の動作を、順を追って説明す

る。

第1図は表示パネルの構造を示しており、図中V_Gはガラス製の真空容器で、その一部であるFPは、表示面側のフェースプレートを示している。フェースプレートFPの内面には、例えばITOを材料とする透明電極が形成され、さらにその内側には、赤、緑、青の蛍光体がモザイク状に塗り分けられ、CRTの分野では公知のメタルバック処理が施されている。(透明電極、蛍光体、メタルバックは図示せず。)また、前記透明電極は、加速電圧を印加するために、端子EVを通じて真空容器外と電気的に接続されている。

また、Sは前記真空容器V_Gの底面に固定されたガラス基板で、その上面には、電子放出素子がN個×1列にわたり配列形成されている。該電子放出素子群は、列毎に電気的に並列接続されており、各列の正極側配線(負極側配線)は、端子D₁、～D_N(端子D₁、～D_N)によって真空容器外と電気的に接続されている。すなわち本装置では、第11図(a)の接続法による素子列が1列にわたり、基板S上に形成されている。(1列あたりの素子数はN個である。)

また、基板SとフェースプレートFPの間には、ストライプ状のグリッド電極G₁が設けられている。グリッド電極G₁は、前記素子列と直交してN本設けられており、各電極には電子ビームを透過するための空孔G₂が設けられている。空孔G₂は、第1図の例のように各電子放出素子に対応して1個ずつ設けてもよいし、あるいは微小な孔をメッシュ状に多数設けてもよい。各グリッド電極は、端子G₁～G_Nによって真空容器外と電気的に接続されている。

本パネルでは、1個の電子放出素子列とN個のグリッド電極列により、XYマトリクスが構成されている。電子放出列を一つずつ順次駆動(走査)するのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示していくものである。

第2図に示すのは、前記第1図の表示パネルを駆動するための電気回路をブロック図で示したもので、1は第1図で示した表示パネル、2は素子列駆動回路、3は変調グリッド駆動回路、4は高電圧電源である。表示パネル1の電極端子EVは、高電圧電源4から、例えば10KV程度の加速電圧を供給される。また、電子放出素子列の負極側配線端子(D₁、～D_N)はグラウンドレベル(0V)に接地され、正極側の配線端子(D₁、～D_N)は素子列駆動回路ブロック2と接続されている。またグリッド電極は、端子G₁～G_Nを通じて変調グリッド駆動回路3と接続されている。

素子列駆動回路2及び変調グリッド駆動回路3からは、第3図の駆動タイムチャートに示すタイミングで信号電圧が出力される。第3図中(a)～(d)は、素子列駆動回路2からパネル1のD₁、D₂、及びD_N端

子に印加される信号を示すが、図から分かる通り、D₁、D₂、D₃、…(D₁～D_(N-1)は図中略)D_Nの順に、順次振幅V₁ Vの駆動パルスが印加される。これと同期して変調グリッド駆動回路3からは、端子G₁～G_Nに対し第3図(e)、(f)に示すタイミングで変調信号(V₁(ON)又はV₁(OFF))が印加される。各端子に対して、V₁(ON)レベルが印加されるかV₁(OFF)レベルが印加されるかは、表示画像のパターンにより決まるものである。ただし、ここで注意すべきは、端子毎にV₁(ON)を印加するパルス幅が異なることである。(同図では、図面を簡明にするためG₁(パルス幅はPL(1))とG_{N/2}(パルス幅はPL(N/2))の2つの例のみ示してある。)

これをより詳しく説明するために、各グリッド電極に印加する電圧のパルス幅を第4図に示す。図に於て、横軸は各グリッド電極を、縦軸は印加する電圧のパルス幅を示す。図から明らかなように、本装置では、印加パルスの幅は中央のグリッド(G_{N/2})が最も大きく、両端(G₁及びG_N)に近づく程小さくなっている。この最大値をPL(N/2)、最小値をPL(1)とする。本装置では、このようにV₁(ON)電位を印加するパルス幅をグリッドごとに異なることにより、画面の全面にわたり輝度(濃度)むらのない良好な表示が得られる。それは、以下に説明するような原理による。

すなわち、本装置で用いられる電子放出素子の印加電圧₁出力電流特性例を第5図に示すが、従来問題点の項で述べたように(第11図(c)参照)、並列接続された素子に於ては、素子毎に印加電圧にばらつきが生じるので、出力ビーム電流も素子毎に異なった値となってしまう。例えば第11図(c)に於て、印加電圧の最大値をV₁、最小値をV₁、とすると、第5図の特性から出力ビーム電流は、素子によってE_{B1}以上E_{B1}以下のいずれかの値をとることになる。

しかし、第6図に示すように、素子の出力ビーム電流が異なっても、変調グリッドに印加する電圧のパルス幅を適当な長さとすることにより、蛍光面に到達する1パルス当たりの電子の量を等しくすることが可能である。すなわち、最も出力ビーム電流の大きな素子に対しては、グリッド印加電圧のパルス幅をPL(1)とし、最も出力ビーム電流の小さな素子に対しては幅がPL(N/2)のパルスの電圧を印加すれば、蛍光面に到達する1パルス当たりの電子の量を等しくすることができる。

第6図では、E_{B1}とE_{B1}の2例のみ説明したが、全ての素子について、蛍光面に到達する電子の量を等しくするようなパルス幅を示すと、前記の第4図のようになる。

第4図に示したような異なる幅のパルスを各グリッドに印加するためには、変調グリッド駆動回路として、例えば第7図に示すような回路を用いればよい。

第7図に於て、5はシリアル・パラレル変換器、6はインバータ、7及び8はスイッチングトランジスタ、9、

10,11は各々パルス発生器である。シリアル・パラレル変換器5は、外部からシリアルに送られてくる画像データを1ライン分(N個)蓄積し、所定のタイミングで $P_1 \sim P_N$ から並列に出力する。 $P_1 \sim P_N$ からは、表示画像のデータによって各々個別にHレベル(高いレベル)もしくはLレベル(低いレベル)が出力されるが、Hレベルが出力された場合には、接続されたパルス発生器から前記第4図で説明した長さのパルスが出力される。パルスが出力されている間、トランジスタ7がオン、トランジスタ8がオフとなり、グリッド電極の端子に、 V_G (ON)の波高値をもつ電圧パルスが出力される。また、シリアル・パラレル変換器5の出力がLレベルであった場合には、パルス発生器からパルスは出力されないため、トランジスタ7はオフ、トランジスタ8はオンとなり、グリッド電極の端子には V_G (OFF)の一定電位が印加される。

尚、上記回路中に用いられるパルス発生器としては、例えば、ワンショットマルチバイブレータのようなものでよく、その場合には、適当なRCを選ぶことにより、各発生器のパルス幅を設定することができる。

また、ワンショットマルチバイブレータ以外でも、発振器、カウンタ、コンパレータといったデジタル回路を組み合わせれば、所定のパルス幅を出力するパルス発生器を容易に構成することが可能である。

以上本発明を適用した画像形成装置の実施例を説明したが、グリッド電極に印加する電圧のパルス幅は前記第4図に示した例に限定されるものではない。例えば、第8図に示すように、両端(G_1 及び G_N)に近いグリッド電極は、前記第4図と同様個別に異なるパルス幅で駆動し、中央部($G_{(N+1)/2}$)付近のグリッド電極は、数本にわたり、同一のパルス幅を用いてもよい。これは、中央部が周辺部に比べて輝度(濃度)むらの割合が小さい場合に適する方法である。また応用、用途により、輝度の均一性がそれ程厳密に要求されない場合には、例えば第9図に示すように、複数のグリッドに対して同一のパルス幅で駆動してもよい。前記第8図あるいは第9図の方法は、前記第4図の例と比較して、使用するパルス幅の種類が減らせるため、パルス発生器の数を減少できるメリットがある。

また、以上の実施例では、電子放出素子の配線方法が、従来例で説明した第11図の場合についての方法であ

るが、電子放出素子の配線方法が異なる場合には、本発明のグリッド印加電圧も異なることはいうまでもない。例えば、従来例第12図のような配線方法が行われた場合には、第10図に示すように G_N に近い程、パルス幅を長くするのが適する。

〔発明の効果〕

以上説明したように、本発明では、グリッドに印加する電圧のパルス幅を、電子放出素子から放出される電子ビーム電流のばらつきに応じて、異なった長さとするこ
とにより、蛍光面に到達する1パルス当たりの電子の量を素子によらず均一にすることが可能である。これにより、従来問題となっていた画像の輝度(濃度)むらを解消でき、薄形で大面積の大容量表示装置の実用性能を大幅に向上することができた。

本発明の適用は、実施例で示したような平板型表示装置以外に、電子放出素子を多数個並列接続した電子源部を有する画像形成装置の殆どに適用が可能で、例えば電子ビーム描画装置や画像記録装置の分野にも極めて有効なものである。

【図面の簡単な説明】

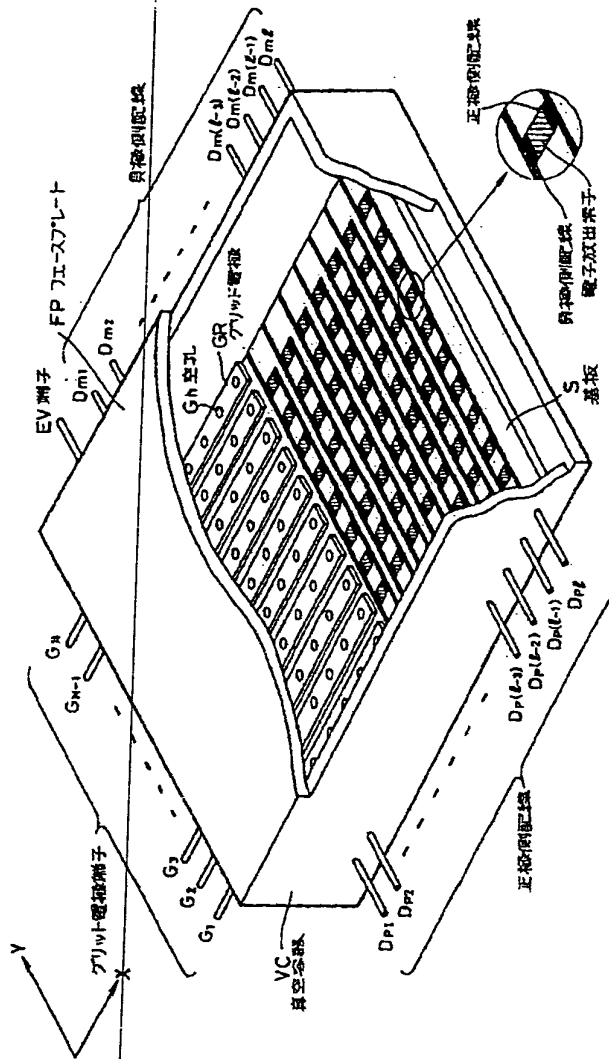
第1図は、本発明を適用した画像形成装置の表示パネル部分の斜視図、第2図は本発明を適用した画像形成装置の駆動回路のブロック図、第3図は本発明を適用した画像形成装置の駆動タイムチャート、第4図は本発明を適用した画像形成装置のグリッド電極駆動電圧のパルス幅を示す図、第5図は実施例で用いた電子放出素子の特性を示す図、第6図は本発明における変調グリッドの動作特性を示す図、第7図は変調グリッド駆動回路を示す図、第8図、第9図、第10図は他の例としてのグリッド電極の駆動電圧のパルス幅を示す図である。

第11図、第12図は、本発明の等価回路図及びその構成要素の電位・電圧を示す図である。

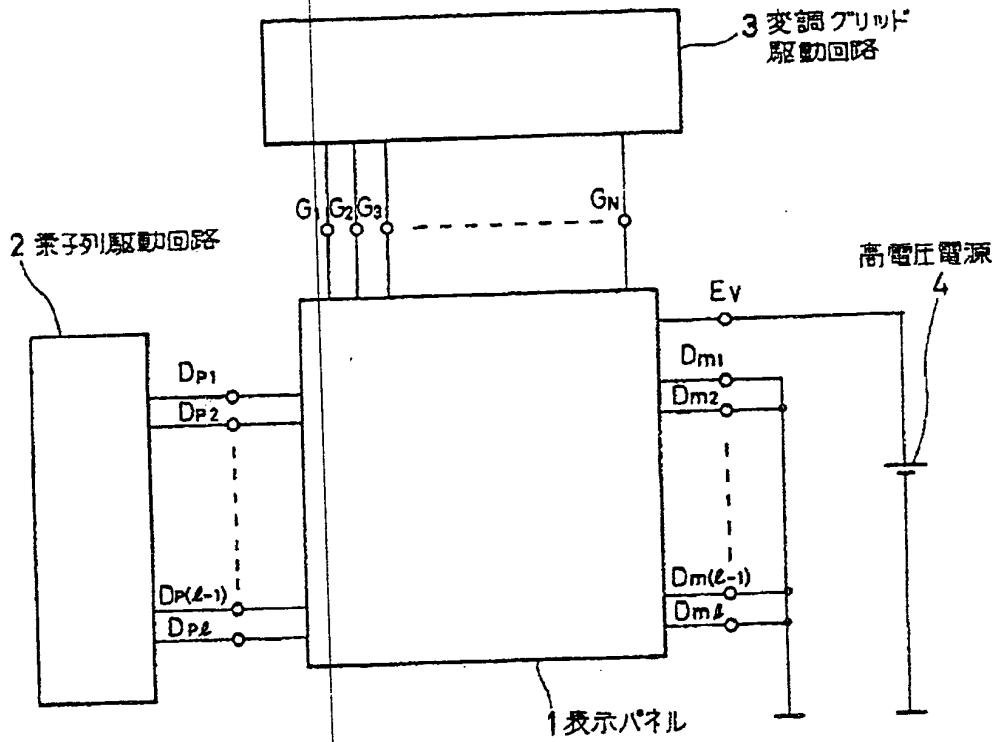
- 1……表示パルス、2……素子列駆動回路
- 3……変調グリッド駆動回路
- 4……高電圧電源
- 5……シリアル・パラレル変換器
- 6……インバータ
- 7,8……スイッチングトランジスタ
- 9,10,11……パルス発生器

(6)

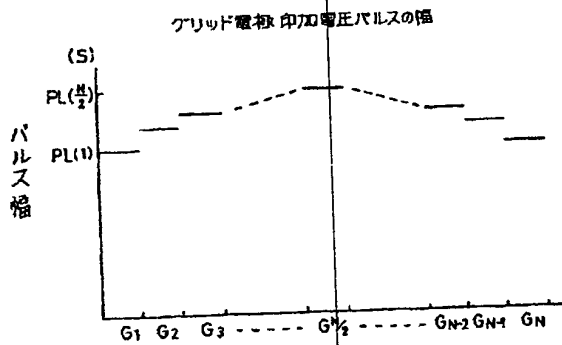
【第1図】



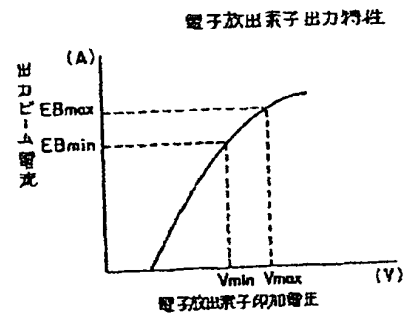
【第2図】



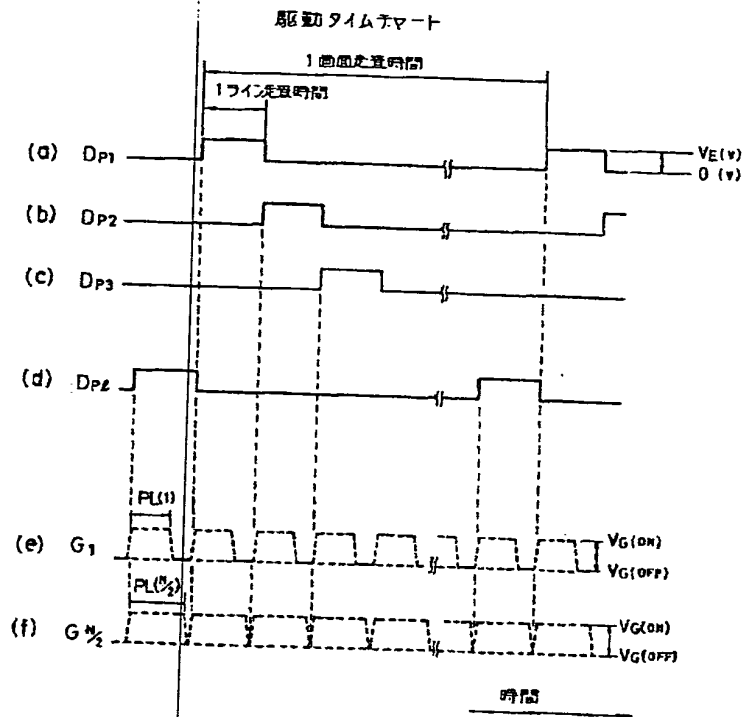
【第4図】



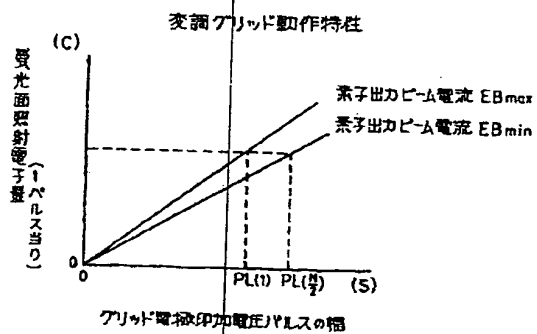
【第5図】



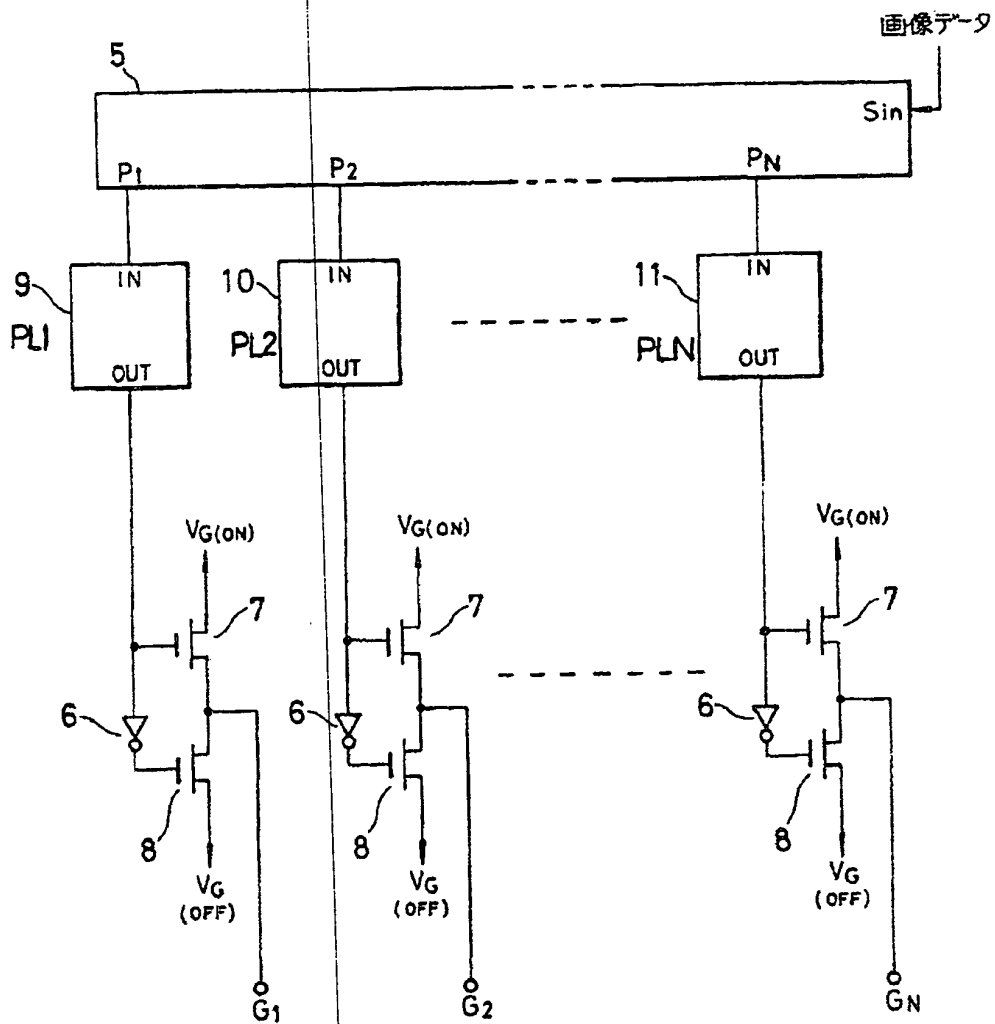
【第3図】



【第6図】



【第7図】

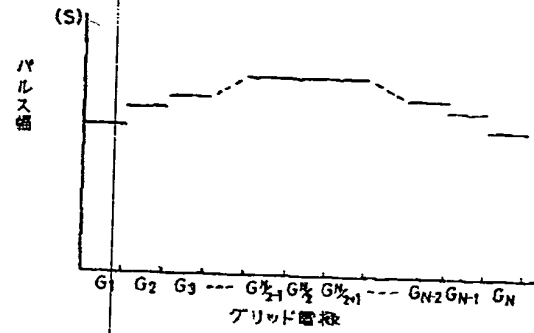


- 5 --- シリアル・パラレル変換器
 6 --- インバータ
 7, 8 --- スイッチングトランジスタ
 9, 10, 11 --- パルス発生器

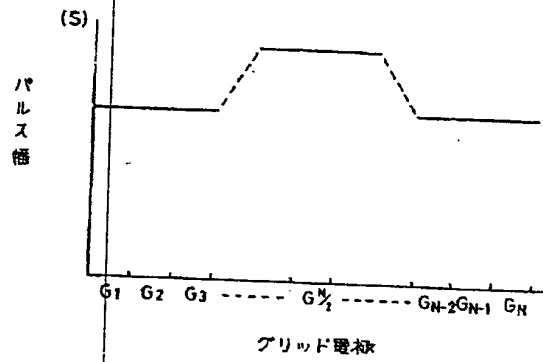
(10)

特許2759483

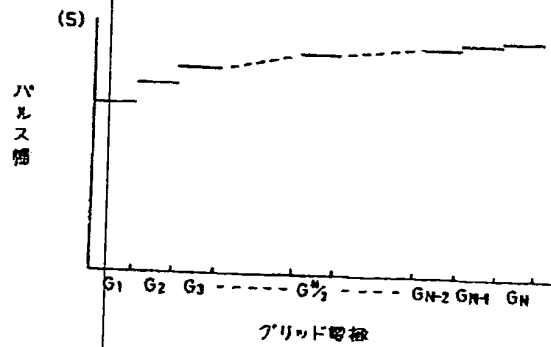
【第8図】



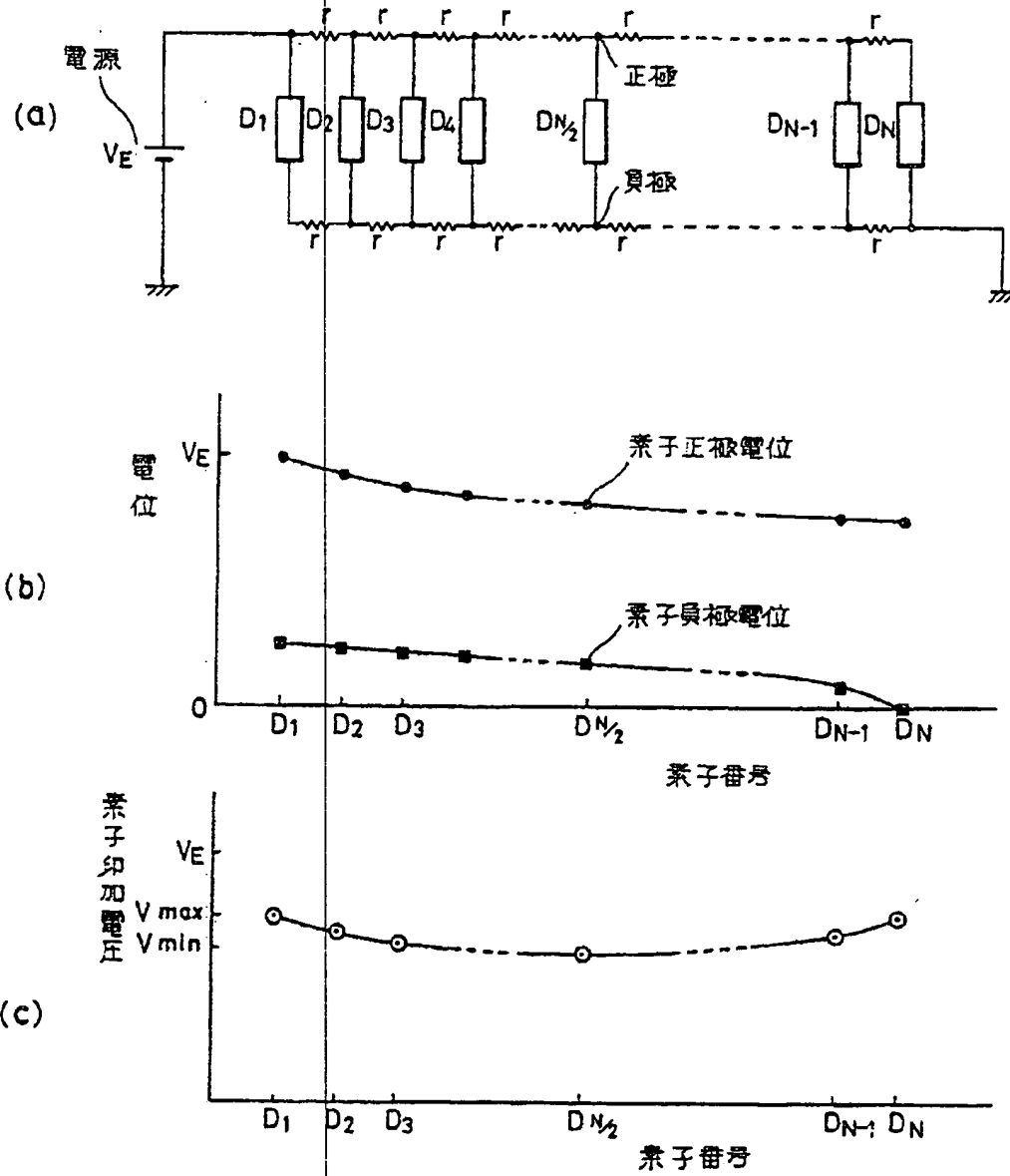
【第9図】



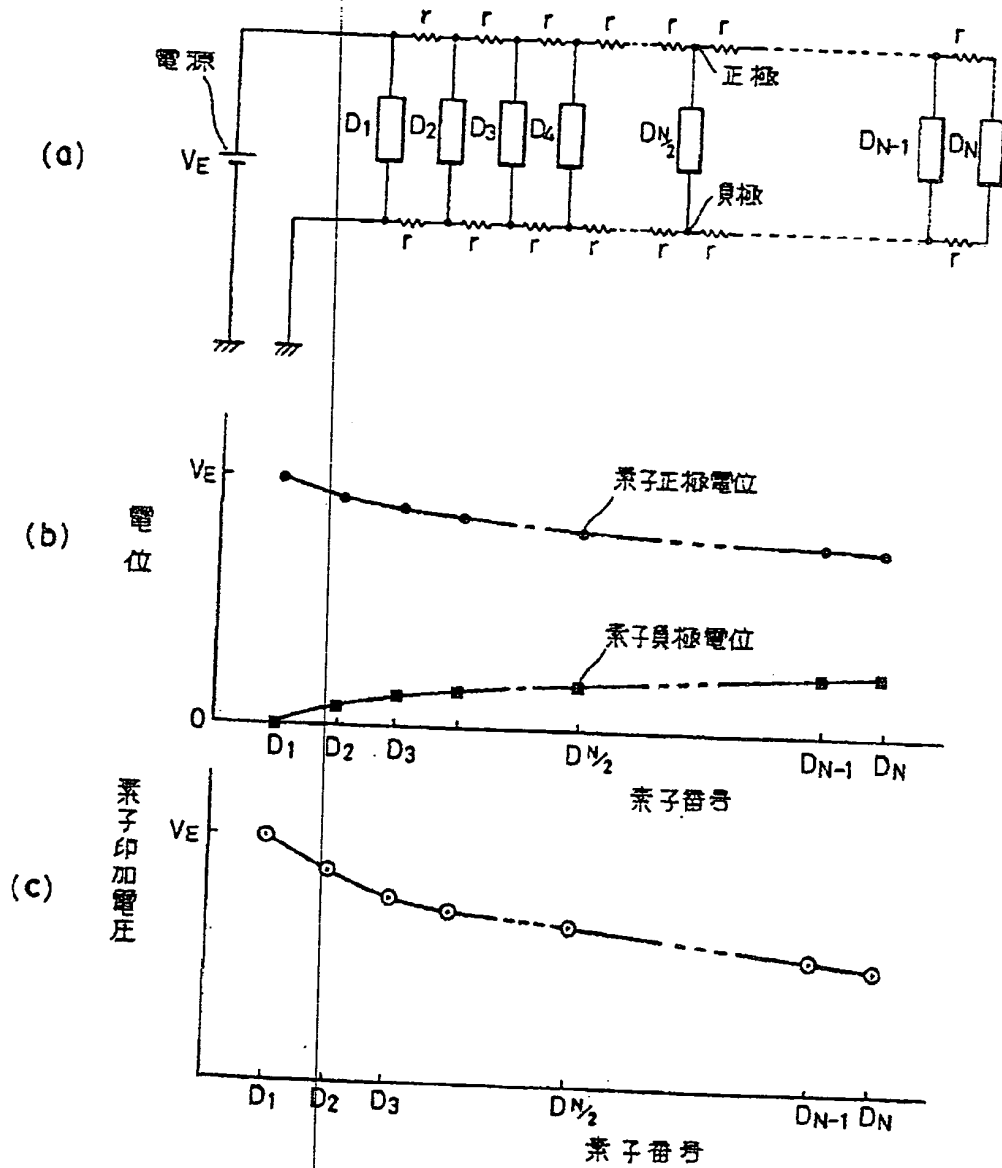
【第10図】



【第11図】



【第12図】



フロントページの続き

(72)発明者 野村 一郎
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内

(72)発明者 瀧本 清
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内

(13)

特許2759483

(72)発明者 ▲塚▼本 健夫
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(72)発明者 宇田 芳巳
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(56)参考文献 特開 昭48-88870 (JP, A)
特開 昭60-162293 (JP, A)

THIS PAGE BLANK